

Original document

HIGHLY REFLECTIVE CONTACT FOR EMISSION SEMICONDUCTOR DEVICE AND FABRICATION THEREOF

Publication number: JP9186365

Publication date: 1997-07-15

Inventor: ROORANDO EICHI HAITSU; FURETSUDO EE KITSUSHIYU JIYUNI

Applicant: HEWLETT PACKARD CO

Classification:

- international: H01L33/00; H01L33/00; (IPC1-7): H01L33/00

- European:

Application number: JP19960340910 19961220

Priority number(s): US19950576251 19951221

Also published as

US5917202 (

GB2323208 (

DE19648309

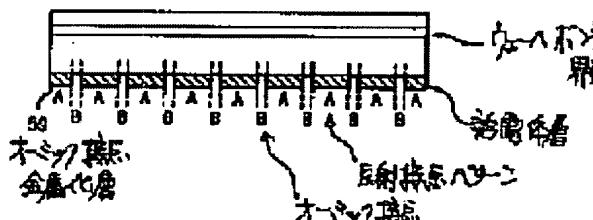
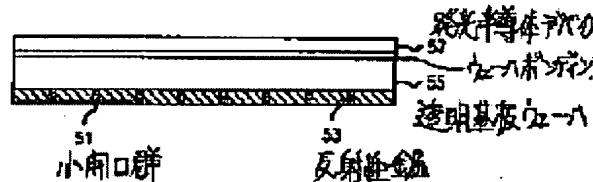
[View INPADOC patent family](#)

[View list of citing documents](#)

[Report a data error](#)

Abstract of JP9186365

PROBLEM TO BE SOLVED: To enhance reflectivity by a structure wherein an alloyed metal-semiconductor zone covers an area within a specific ratio of the total area of a reflective metal layer and combined alloyed metal-semiconductor zone and the upper and bottom faces of an emission semiconductor device form an ohmic low resistance contact. **SOLUTION:** Upper and bottom faces of an emission semiconductor device 57 are coated with a reflective metal layer 53 and a plurality of alloyed metal-semiconductor zones are formed from the upper and bottom faces of the reflective metal layer 53 and emission semiconductor device 57. Each alloyed metal-semiconductor zone covers an area within 10% of the total area of reflective metal layer 53 and combined alloyed metal-semiconductor zone, and the upper and bottom faces of emission semiconductor device 57 form an ohmic low resistance contact B. This structure realizes high reflectivity.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-186365

(43)公開日 平成9年(1997)7月15日

(51)Int.Cl.⁶
H 0 1 L 33/00

識別記号

府内整理番号

F I

H 0 1 L 33/00

技術表示箇所

E

審査請求 未請求 請求項の数1 O.L (全7頁)

(21)出願番号 特願平8-340910

(22)出願日 平成8年(1996)12月20日

(31)優先権主張番号 576, 251

(32)優先日 1995年12月21日

(33)優先権主張国 米国(US)

(71)出願人 590000400

ヒューレット・パッカード・カンパニー
アメリカ合衆国カリフォルニア州パロアルト
ハノーバー・ストリート 3000

(72)発明者 ローランド・エイチ・ハイツ

アメリカ合衆国カリフォルニア州ポートラ
ヴァレイ、アダール レーン 25

(72)発明者 フレッド・エー・キッシュ、ジュニア
アメリカ合衆国カリフォルニア州サンノ
ゼ、レイク ショア サークル 1374

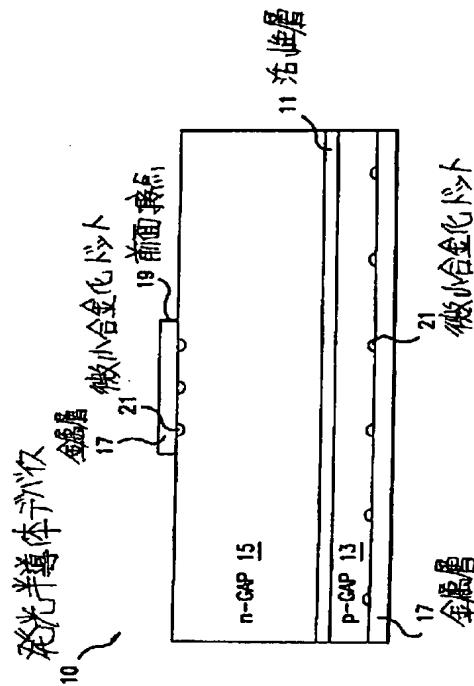
(74)代理人 弁理士 上野 英夫

(54)【発明の名称】 発光半導体デバイス用高反射性接点及びその製造方法

(57)【要約】

【課題】 LEDの両端に電圧を印加する接点で、LEDで発生された大量の光が吸収される。その接点を反射性にし、光の内部反射を増加させる反射性接点が知られている。これらの反射性接点を作るためには、接触ホールを使う誘電ミラー法及びシャドウマスク蒸着法がよく知られている。何れの方法でも、接点は典型的にはLED背面の25%に及び、結果として等価的に70-75%が反射性とされる面積となる。これは2回反射すると、光子の50%が吸収されてしまう。

【解決手段】 高反射性の接点が、レーザを使ってLEDチップの上面と底面上に蒸着した高反射性金属に小さい合金化ドットを生成して形成される。この技術を使えば、適切な低抵抗オーム接点を有し、かつ底面のほとんどが高反射性となり、典型的には底面の99%が反射表面として作用する。あるいは化合物半導体のウェーハボンディング技術を適用して、複数の小さい微小合金化接点を製造出来る。



【特許請求の範囲】

【請求項1】上面と底面とを有する発光半導体デバイスの反射性接点において、該反射性接点が、前記発光半導体デバイスの少なくとも1つの上面と底面の予定部分を覆う反射性金属層と、前記反射性金属層と前記発光半導体デバイスの少なくとも1つの前記上面と前記底面とから形成される複数の合金化金属—半導体ゾーンとを含み、該合金化金属—半導体ゾーンが、前記反射性金属層及び結合された前記合金化金属—半導体ゾーンの全面積の10%を越えない面積までを包含し、かつ前記発光半導体デバイスの少なくとも1つの前記上面と前記底面とでオーミック低抵抗接点を形成することを特徴とする反射性接点。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】本願発明は、発光半導体デバイスの分野に関し、より詳細には、高反射性接点を有する発光ダイオード(LED's)とそれらを作製する方法に関する。

【0002】

【従来の技術】既知のLEDでは、抽出効率、これはLEDで実際に発生した光の量に対する完成したLEDから放出される光の量の比であるが、これが2つの競合する作用、即ち、LED内部の光放散コーン(escape cones)への光の内部散乱と、LED本体内部又は表面(lossy surface)での光の内部吸収によって決められる。

【0003】LEDの両端に電圧を印加できるようになっている接点は、それらがもつ高密度の自由電荷キャリヤにより、LEDで発生された大量の光を吸収する。LEDの接点のサイズを最小にすれば、十分なオーミック表面積が保持される限り、抽出効率が増大する。さらに、その接点を反射性にすれば、光の内部反射は増加する。これにより抽出効率が改善される、何故なら、LED内部で10-100回の内部反射ができるようLED内部の吸収係数を十分減ずることができれば、反射光は、結局、LEDの光放散コーンの1つの中に散乱することになるからである。

【0004】

【発明が解決しようとする課題】1970年代以来、反射性接点が知られている。これらの反射性接点を作るためには、2つのアプローチ、即ち、接触ホールを使う誘電ミラー法及びシャドウマスク蒸着法、が用いられる。接触ホールを使って誘電ミラーを形成するには、LEDウェーハの背面上にSiO₂層を堆積させかつホトリソグラフィーを使ってそのSiO₂層を貫通して15-25μmの直径をもつ小穴をエッチングする。LEDチップを作り出すウェーハは概して完全に平坦でない故、従来のホトリソグラフィー技術に関連する光学的分解能により、その穴サイズは大量生産で10-15μmを下らない程度に限定される。従つて、接点は、典型的には、LED背面の25%に及び、結果と

して、70-75%が反射性であると考察される面積となる。後面接点によって2回反射されるまでに、光子は50%の割合で吸収される。図2は、この方式の既知反射接点を使うLEDを示す。

【0005】SiO₂堆積及びその後のホトリソグラフィー処理のコストを避けるために、シャドウマスクを通して接点用金属を蒸着して接点を形成してもよい。得られる接点は、やはり、LED背面のほぼ25%に及び、接触ホールによる誘電ミラー法を使って形成されたそれらと同じように動作する。

【0006】これら両方の既知技術では、光抽出効率において最低限の改善がなされるに過ぎない故、LEDの背面全体に及ぶ比較的単純な金属接点がしばしば用いられる。

【0007】高反射性でしかも伝導性背面接点を有するLED及びそれらを製造する方法が、それ故望まれるところである。

【0008】

【課題を解決するための手段】本願発明の最初の好適な実施例では、高反射性の接点を有するLEDが、レーザを使って、LEDチップの上面と底面上に蒸着した高反射性金属に小さい合金化ドットを生成して形成される。この技術を使えば、底面のほとんどは高反射性のまま残り、底面のうちレーザが照射された部分だけが吸収性となる。典型的には、底面の僅か1%が吸収性のオーミック接点に形成され、底面の残り99%は反射表面として作用する。しかもその表面の1%が適切な低抵抗オーミック接点を与えるのである。この技術で作られたLEDでは、50%の割合で光子が吸収される前に後表面から20回以上反射することができる。

【0009】本願発明の第二の実施例は、化合物半導体のウェーハポンディング技術を適用して、レーザを用いることなく、複数の前記の小さい微小合金化接点をもつLEDの製造を可能にするものである。

【0010】これより、付属の図面を参照してこれらの実施例を詳細に説明する。

【0011】

【実施例】本願発明の第一の実施例は、反射性接点によって提供される有益な諸光学特性を無効にしないでLED上面に効果的接点を組み立てる方法並びにこの方法を使って作られるLEDを包含する。この第一の実施例では、Zn、Geをドープした高反射性金属もしくはp型又はn型GaPを有する低抵抗のオーミック接点を形成する別の類似金属を、LEDウェーハの上面及び/又は底面上に蒸着する。LEDに適する低抵抗オーミック接点は、ダイオードのターンオン電圧を上回る作動時に20Ω未満の順抵抗でLEDを動作できるようにしたものである。LEDの上面及び/又は底面上の小面積だけがこの反射性金属でコーティングされる。ウェーハ全体をオープンで合金化する代わりに、連続したレーザパルスでウェーハを加熱して選

択的に合金化するものである。この処理によって、距離Lの間隔をとった直径Dをもつ小合金化ドットから成る格子が形成される。

【0012】一例としては、ドットの直径Dが $2\mu\text{m}$ でかつドット間隔Lが中心から中心まで $20\mu\text{m}$ の $500 \times 500\mu\text{m}$ LEDで、その底面上に合計625個の微小合金化ドットがある。個々のドットの広がり抵抗は、下式で特徴付けられる。

$$R_{sp} = \rho / 2D$$

p-型GaPでは、 ρ は $0.1\Omega\text{cm}$ であり、n-型GaPでは、 ρ は $0.04\Omega\text{cm}$ である。並列の625個のドット全てで、n-型背面接点に関して合計 0.4Ω の広がり抵抗となる。 $20\mu\text{m}$ の間隔を離した $2\mu\text{m}$ ドットは、接点面積(D^2/L^2)が1%となる。

【0013】面積A、ドット径D及びドット間隔Lを有するLEDに関する広がり抵抗 R_{sp} の一般例は、次式で与えられる：

$$R_{sp} = [\rho / 2D] \cdot [L^2 / A] \\ = D \cdot [L^2 / D^2] \cdot [\rho / 2A]$$

与えられた面積A、抵抗率 ρ 、及び部分接点面積 D^2/L^2 のLEDに関しては、広がり抵抗はDにつれて減少する。最適の解は、最小の製造可能な微小合金化ドット径によって与えられる。もしレーザの波長が $1\mu\text{m}$ 未満の場合、 $2\mu\text{m}$ の範囲の直径Dを有するレーザ微小合金化ドットは可能である。

【0014】図1は、本願発明のこの第一の実施例を使って作ったLEDの断面図である。LED10は、活性層11、下方のp-型GaP層13、及び上方のn-型GaP層15から成る。金属層17は、層13の底面全体を覆い、前面接点19は、上方層15の予定部分を覆う。直径Dをもつ微小合金化ドット21は、金属層17と前面接点19の両方の上に形成される。

【0015】金属層17と前面接点19に使う金属の選定は重要である。屈折率 n_l が3.0に等しい材料上の非合金化金属の反射率Rは、次式で与えられる：

$$R = [(n_1 - n_2)^2 + k_2^2] / [(n_1 + n_2)^2 + k_2^2]$$

同材料の最良の選択は、銀である。銀及び黄色光に関して、 $n_2=0.05$ 及び $k_2=3.94$ 、その結果、 $R=0.98$ 。背面に対する想定反射率は、むしろ $R=97\%$ である。これは、99%の非合金化金属の面積に基づく2%の損失と、1%の微小合金化ドットに基づく100%の損失とを包含する。本設計のLEDチップでは、光子は、光子が50%の割合で吸収されるまで、背面から20回以上反射することができる。

【0016】Agの金属層は、AgZn又はAgGeであってよいが、好適な構成は、反射率を得るためにAg、Zn又はGeのようなドーパント金属、W又はMoのようなはんだバリヤー金属、及びNiのようなはんだ接触層からなる多層である。

【0017】ここに開示した微小合金化接点は、標準のホトリソグラフィー技術では製造することはできない：何故なら、LEDウェーハの湾曲形状（そり）によって大

量生産時の分解能が $10-15\mu\text{m}$ に限定されるからである。この限界は、レーザを使って～ $1-2\mu\text{m}$ のオーダーの径をもつドットを合金化することにより克服することができる。これは、偏向させてウェーハの背面を走査できる、十分なパワーを有するパルス又は連続波のレーザ光線を使って実現することができる。あるいは、ホログラム又は回折格子（群）でそのレーザ光線を所望のサイズと間隔を有するドットパターンに分割してもよい。どちらのプロセスも、上面接点のような、ウェーハ前面での位置合せを必要としない。さらにレーザ合金化によれば、レーザ合金化プロセスで得ることができる高被写界深度によって湾曲ウェーハ上で微小合金化接点を作るという問題が回避される。もし上面接点が微小合金化されるものであれば、別々のドットパターンを用いてもよい。金属化していない上方GaP層の局部加熱で吸収の中心部を作り出すべきではない。

【0018】本願発明の第一の実施例での1つの難点は、レーザ合金化領域におけるオーミック接点として、並びに非合金化領域における極めて優れた反射体として、同時に作用でき、かつ高エネルギーのレーザ光線を吸収できる実用的金属系を開発する必要があることである。レーザ合金化から結果的に生ずるパターンは、特に非合金化領域において、半導体に十分付着できるようそれが半導体に与える応力が十分低いものでなければならない。レーザ製造工程の採用は、応用分野によっては、高価過ぎることもある。

【0019】本願発明の第二の実施例は、反射性接点を作る代替手段を提供するものである。この第二の実施例は、平坦なウェーハ表面に用いられる従来のホトリソグラフィー技術と化合物半導体のウェーハボンディング技術の両方を利用する。ここで、平坦なウェーハ表面は、ウェーハの直径全体にわたって $1-4\mu\text{m}$ の幅で様々な形のホトリソグラフィーパターン作成を容易化して結果として90%を超える歩留まりが得られるよう十分な表面平坦度を有しかつ湾曲のないものとしてと定義される。

【0020】透明基板("TS")AlGaInP/GaP LEDは、元のGa-As成長基板をGaP/AlGaInP/GaAsエピタキシャルウェーハから除去し、そしてGaP基板をAlGaInPエピタキシャル層へウェーハボンディングすることによって組み立てられ、結果的にGaP/AlGaInP/GaPウェーハを得る。ウェーハボンディングとホトリソグラフィー技術を組み合わせることにより、"微小合金化"接点を有するLEDを作ることができるのである。

【0021】本願発明の第二の実施例を使って微小合金化接点を有するLEDを組み立てるプロセスを図3a、3b、及び3cに示す。既知のホトリソグラフィー技術を使って、直径が約 $1-10\mu\text{m}$ でかつほぼ $5-100\mu\text{m}$ の間隔を開けた小開口群51を平坦な透明基板55上の誘電フィルム53の上にパターン化する。次に、F.A. Kish等による"Very High Efficiency Semiconductor Wafer-Bonded Transpar

ent Substrate AlGaInP/GaP Light Emitting Diodes", A ppl.Phys.Lett.1., V.64, 2839-2841 (23 May 1994)に記載の技術を使って、透明基板をLED活性層57(図3b)へウェーハボンディングする。次に、オーミック接点金属化層59をパターン化した誘電体の表面全体にわたって堆積させ、その後、合金化してオーミック接点面にする(図3c)。1つの可能な材料系は、AlGaInP活性LED層、GaP透明基板、及びn型接点用のAu-Ge-Agか又はp型接点用のAu-Zn-Agかの何れかである。

【0022】もし、オーミック接点金属化層が反射性接点領域で適当な反射率を持つなら、LEDは、この点で完全である。もし、その反射率が不十分か又は金属化層の機械的完全性が不十分な場合、非合金化金属化層は、種々のエッティング技術を使って、その反射性領域から選択的に除去してよい。誘電性マスキング材料を除去してもよい。次いで、反射性材料の最終的蒸着を反射性接点領域全体に行う。この反射性材料は、金属、誘電体／金属の層(堆積)、又は誘電体層から成ってよい。図4に示した、LED 70は、反射性接点パターン領域が、誘電体と、オーミック接点領域とは異なる金属化層とから成る場合のデバイスの一例である。

【0023】反射性層が伝導性金属層から成る場合、この層を微小合金化構造の全体にわたって堆積してよい。反射性層は、反射性領域のみに堆積を必要とする誘電体層の層から成ってよい。

【0024】透明基板は、他の任意の処理工程の前に両面を研磨すべきである。そのような研磨工程は、ウェーハボンディングに必要なもので、反射性接点領域における光の反射率を改善する平滑表面を与える。

【0025】ウェーハボンディングは、典型的には、高温度で行われ、従って露出した半導体表面が著しく分解する可能性がある。分解を防御するために、ウェーハボンディングに先立ち、1種類の誘電体(例えば、 Si_3N_4)をオーミック接点領域に、そして第二の種類の誘電体(例えば、 SiO_2)を反射性接点領域に堆積させて微小合金化構造全体を保護するのは望ましい。ウェーハボンディング完了後、オーミック接点領域の誘電体は、オーミック接点の金属化層の堆積に先立ち(例えば、プラズマエッティングにより)選択的に除去してよい。保護誘電体層がオーミック接点領域に何ら用いられない場合は、これらの領域にある半導体の最上表面をエッティングして、ウェーハボンディング処理中に生じるかも知れない表面損傷を取り除くことが必要であろう。

【0026】反射性接点領域をマスクするのに用いられる誘電体が反射体の一部として用いられる場合、この誘電体は、光学的に平滑な層を形成するよう堆積せねばならない。この層は、電子ビーム蒸着法で堆積させることが出来る。合金化に先立ち、オーミック接点金属化層は、リフトオフ技術によってパターン化してよく、結果的に、合金化工程中、金属層のみがオーミック接点

領域に存在することになる。

【0027】図5は、反射性接点パターン領域が、これもそれぞれが電位的に異なっているオーミック接点領域合金化金属化層を覆っている、非合金化金属化層から成る場合のLED 80を示す。

【0028】図6は、反射性接点領域が高反射性誘電体層から成る場合のLED 90を図解したものである。

【0029】本発明の両実施例において、微小合金化領域は、任意の形状(例えば、楕円、方形、環状リング等)であつてよい。それらが円形形状を持っていることに限られることはない。しかし、これらの微小合金化領域の適用範囲は、微小合金化領域と高反射性領域から成る接点領域全体の10%以下であるべきである。

【0030】以上、本発明の実施例について詳述したが、以下、本発明の各実施態様の例を示す。

【0031】〔実施態様1〕上面と底面とを有する発光半導体デバイス10の反射性接点において、該反射性接点が、前記発光半導体デバイスの少なくとも1つの上面と底面の予定部分を覆う反射性金属層17、19と、前記反射性金属層と前記発光半導体デバイスの少なくとも1つの前記上面と前記底面とから形成される複数の合金化金属一半導体ゾーン21とを含み、該合金化金属一半導体ゾーンが、前記反射性金属層及び結合された前記合金化金属一半導体ゾーンの全面積の10%を越えない面積までを包含し、かつ前記発光半導体デバイス10の少なくとも1つの前記上面と前記底面とでオーミック低抵抗接点を形成することを特徴とする反射性接点。

【0032】〔実施態様2〕前記合金化金属一半導体ゾーンの各々が、少なくとも円形、楕円形、方形、及び環状リング形の形状の群から選択される形状を有する実施態様1記載の反射性接点。

【0033】〔実施態様3〕前記合金化金属一半導体ゾーン21は、個々に面積が4~100 μm^2 の間であり、かつ5~50 μm の範囲で離れて配置されることを特徴とする実施態様1記載の反射性接点。

【0034】〔実施態様4〕前記合金化金属一半導体ゾーン21がレーザ光線によって形成されることを特徴とする実施態様1記載の反射性接点。

【0035】〔実施態様5〕前記反射性金属層17、19が、さらに、反射性金属層とドーパント金属層とから成る複数の層を包含することを特徴とする実施態様4記載の反射性接点。

【0036】〔実施態様6〕前記合金化金属一半導体ゾーン21が、前記反射性金属層及び結合された前記合金化金属一半導体ゾーンの全面積の5%を越えない面積までを包含することを特徴とする実施態様4記載の反射性接点。

【0037】〔実施態様7〕前記金属層と前記合金化金属一半導体ゾーンの反射性であると考察される面積が80%より大きいことを特徴とする実施態様4記載の反射性接点。

点。

【0038】〔実施態様8〕発光半導体デバイスに適する反射性接点を形成するための方法であって、以下のステップを含むことを特徴とする、前記発光半導体デバイスの少なくとも1つの上面と底面の上に反射性金属層17、19を堆積させるステップと、前記反射性金属層と前記発光半導体デバイスの少なくとも1つの前記上面及び前記底面からレーザ光線を使って複数の合金化ゾーン21を形成し、前記合金化ゾーンは前記反射金属層及び結合された前記合金化ゾーンの全面積の10%を越えない面積を包含するステップ。

【0039】〔実施態様9〕前記合金化ゾーンの各々が、少なくとも円形、楕円形、方形、及び環状リング形の形状の群から選択される形状を有することを特徴とする実施態様8記載の方法。

【0040】〔実施態様10〕前記合金化ゾーンは、個別的に、面積が $4\sim100\mu\text{m}^2$ の間であり、かつ前記合金化ゾーンの中心間距離が $5\sim50\mu\text{m}$ であることを特徴とする実施態様8記載の方法。

【0041】〔実施態様11〕前記合金化ゾーンと前記金属層の反射性であると考察される面積が80%より大きいことを特徴とする実施態様10記載の方法。

【0042】〔実施態様12〕前記レーザ光線が前記金属層全域に偏向され、連続的にゾーンを形成することを特徴とする実施態様8記載の方法。

【0043】〔実施態様13〕前記レーザ光線が少なくとも1つのホログラムと回折格子によって分割され、同時に所望の形状、寸法、及び間隔を持つゾーン群のパターンを形成することを特徴とする実施態様8記載の方法。

【0044】〔実施態様14〕前記発光半導体デバイスのための反射性接点であって、前記発光半導体デバイス57にウェーハボンディングされた少なくとも第一の平坦な透明基板ウェーハ55、ウェーハボンディングされる前に複数の接点ゾーンでパターン化された前記透明基板、ウェーハボンディングの後で前記パターン化した透明基板上に堆積された反射性金属53、及びパターン化した接点ゾーンを通して発光半導体デバイス中に反射性金属を合金化することにより形成されたオーミック接点51を含み、前記合金化接点ゾーンの面積が前記反射性金属と前記接点ゾーンの合計面積の10%未満であることを特徴とする反射性接点。

【0045】〔実施態様15〕前記接点ゾーンの各々が、少なくとも、円形、楕円形、方形、及び環状リング形を含む形状群から成る1つの形状を有することを特徴とする実施態様14記載の反射性接点。

【0046】〔実施態様16〕前記接点ゾーンの各々が、面積が $4\sim100\mu\text{m}^2$ の間でありかつ $5\sim50\mu\text{m}$ の範囲で離れて位置することを特徴とする実施態様14記載の反射性接点。

【0047】〔実施態様17〕発光半導体デバイスの反射性接点を形成する方法において、以下のステップを含むことを特徴とする、少なくとも第一の平坦な透明基板55を形成するステップと、前記透明基板の第一の面を複数の接点ゾーン51でパターン化するステップと、前記透明基板の第二の面を前記発光半導体デバイス57にウェーハボンディングするステップと、前記透明基板の第一の面上に反射性層を堆積させるステップと、及び前記反射性層と前記発光半導体デバイス間にパターン化接点ゾーンを通して合金化接点ゾーン51を形成するステップを含み、前記接点ゾーンの面積が前記接点ゾーンと前記反射性層との合計面積の10%を越えない。

【0048】〔実施態様18〕前記接点ゾーン群51は、 $4\sim100\mu\text{m}^2$ の間の面積を有し、かつ $5\sim50\mu\text{m}$ の間隔を離して配置されることを特徴とする実施態様17記載の方法。

【0049】〔実施態様19〕前記ゾーン群は全て、円形、楕円形、方形、及び環状リング形を少なくとも含む形状群から選択される同一の形状であることを特徴とする実施態様18記載の方法。

【0050】〔実施態様20〕前記反射性層が、金属、誘電体・金属層(堆積物)、及び誘電体層を少なくとも含む材料群からの1つを含むことを特徴とする実施態様17記載の方法。

【0051】〔実施態様21〕少なくとも前記第一の平坦な透明基板55が前記発光半導体デバイス57の底面にウェーハボンディングされ、かつ第二の平坦な透明基板が、前記第二の平坦透明基板のパターン化完了後、前記発光半導体デバイスの上面にウェーハボンディングされることを特徴とする実施態様17記載の方法。

【図面の簡単な説明】

【図1】第一の実施例に従って組み立てたLEDの断面図である。

【図2】既知方式の反射性接点を有するLEDを示す図である。

【図3a】第二の実施例を組み立てるプロセスを示す図である。

【図3b】第二の実施例を組み立てるプロセスを示す図である。

【図3c】第二の実施例を組み立てるプロセスを示す図である。

【図4】本願発明の別の実施例を示す図である。

【図5】本願発明のまた別の実施例を示す図である。

【図6】本願発明のさらに別の実施例を示す図である。

【符号の説明】

10：発光半導体デバイス

11：活性層

13：p-型GaP層

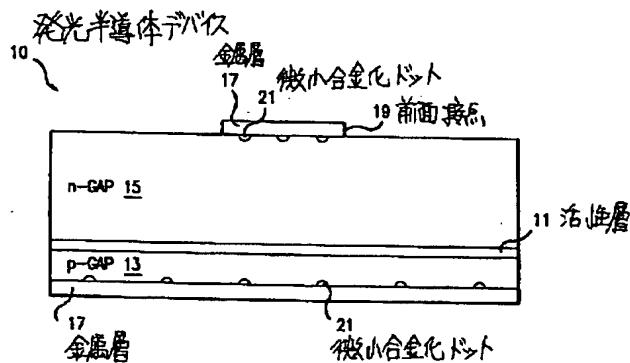
15：n-型GaP層

17：金属層

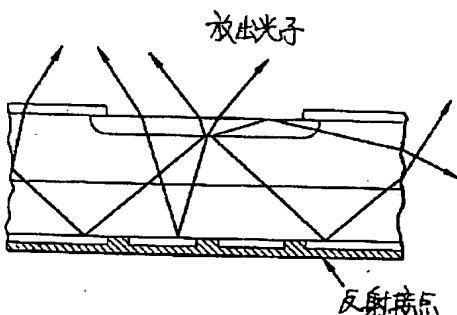
19: 前面接点
21: 微小合金化ドット
51: 小開口群
53: 反射性金属
55: 透明基板ウェーハ

57: 発光半導体デバイス
59: オーム接点金属化層
70: LED
80: LED
90: LED

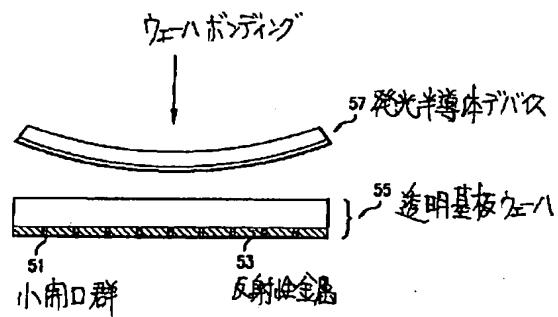
【図1】



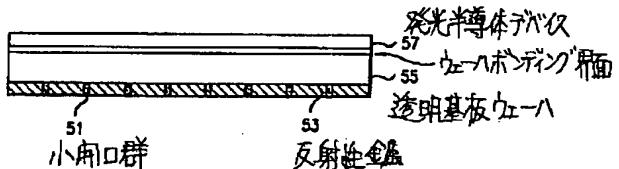
【図2】



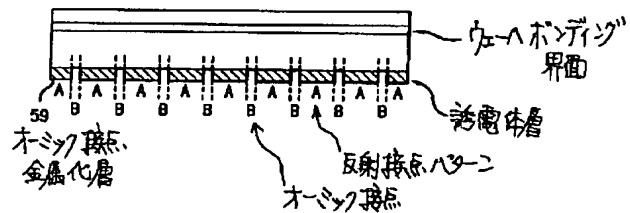
【図3 a】



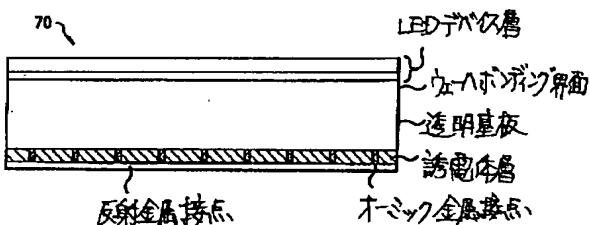
【図3 b】



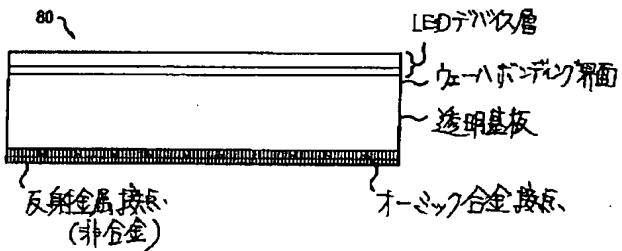
【図3 c】



【図4】



【図5】



【図6】

